

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-266706

(43)Date of publication of application : 29.09.2000

(51)Int.Cl.

G01N 23/225
H01L 21/66

(21)Application number : 11-074422

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 18.03.1999

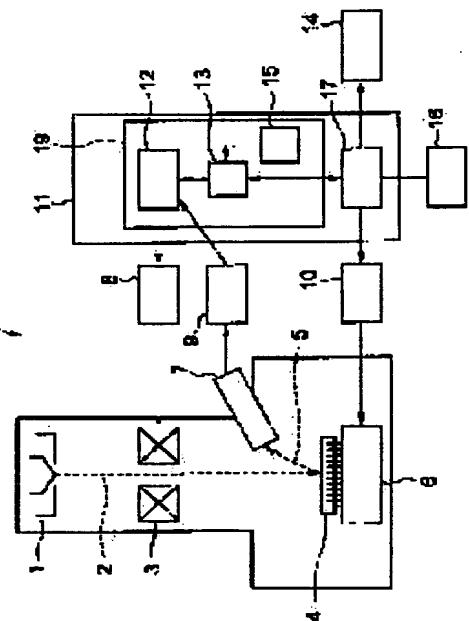
(72)Inventor : NORIMATSU KENJI

(54) DETECTING DEVICE AND ITS METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To enable matching with high accuracy between a layout image on CAD(Computer Aided Design) and an SEM (Scanning Electron Microscope) image.

SOLUTION: An electron beam 2 is applied to a semiconductor device 4, then secondary electrons and reflective electrons emitted from the surface are detected, and an image signal is output. This device comprises an SEM which processes an image signal to produce an SEM image, and a display part 14 which displays the layout image of a surface part of the semiconductor device 4 based on CAD design information, and an image comparison part 19 which calculates the corresponding relation of each coordinate system by image matching after correcting a shape error between a layout image and a two-dimensional electron image. Here, based on the above-mentioned corresponding relation which is obtained by the image comparison part 19, the position on the semiconductor device 4 which corresponds to the desired detection position indicated on the layout image, is calculated. Then, the control signal is output to a deflection coil control part 8, and a deflection coil is controlled to irradiate a calculated position with the electron beam 2 to thereby obtain the SEM image.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

1

【特許請求の範囲】

【請求項1】電子ビームを発生させて被検査体に照射する電子ビーム照射手段と、前記電子ビームの照射により前記被検査体の表面から発生する二次電子および反射電子を検出して画像信号を出力する二次電子検出手段と、前記画像信号を処理して前記被検査体の物理的・電気的状態を表す二次元電子像を出力する画像処理手段と、前記被検査体の設計情報に基づいて前記被検査体の表面部のレイアウト画像を表示する表示手段と、前記被検査体の表面構造に起因して発生する、前記レイアウト画像と前記二次元電子像との形状誤差を補正し、前記レイアウト画像の座標系と前記二次元電子像の座標系との対応関係を算出する画像照合手段と、前記対応関係に基づいて前記レイアウト画像内の所望の検査箇所に対応する前記被検査体上の位置に前記電子ビームが照射されるように前記電子ビームの照射位置を制御する制御手段と、を備える検査装置。

【請求項2】前記被検査体を上面に載置して水平面内で移動させるステージと、前記電子ビームを偏向させてその照射位置を制御する電子ビーム偏向手段と、をさらに備え、前記制御手段は、前記所望の検査箇所にはほぼ対応する前記被検査体上の位置に前記電子ビームが照射されるように前記ステージを制御して前記二次元電子画像を取得し、前記対応関係に基づいて所望の検査箇所に対応する前記被検査体上の位置に前記電子ビームが照射されるように前記電子ビーム偏向手段を制御することを特徴とする請求項1に記載の検査装置。

【請求項3】前記画像照合手段は、前記設計情報に基づいて前記形状誤差を予め設定し、これに基づいて前記レイアウト画像を補正して補正レイアウト画像を作成する画像補正手段と、前記被検査体に前記電子ビームを照射して得られた二次元電子画像と前記補正レイアウト画像とを対比する画像対比手段と、前記二次元電子像の形状と前記補正レイアウト画像の形状とが略一致する場合に、前記レイアウト画像上の所望の検査箇所に対応する、前記二次元電子像内の箇所の位置を算出する演算手段と、を含むことを特徴とする請求項1または2に記載の検査装置。

【請求項4】前記画像照合手段は、前記形状誤差を設定するための所定の係数を格納する記憶手段をさらに含み、前記レイアウト画像から前記被検査体の最上層における配線のパターンである第1のパターンの輪郭線を抽出し、前記所定の係数に基づく幅を有し前記第1のパターンの輪郭線から前記配線の外側方向へ拡大させた外側輪郭線と前記第1のパターンと同一形状の内側輪郭線とで囲まれる第2のパターンを形成し、この第2のパターン

2

から、相互に直交する領域を除き、隣合う領域同士で相互に重なる領域と相互に接する領域とを削除することにより、前記補正レイアウト画像を作成することを特徴とする請求項3に記載の検査装置。

【請求項5】被検査体に電子ビームを照射する第1の過程と、前記電子ビームの照射により前記被検査体の表面から発生する二次電子および反射電子を検出して画像信号を出力する第2の過程と、

前記画像信号を処理して前記被検査体の物理的・電気的状態を表す二次元電子像を形成して表示する第3の過程と、

前記被検査体の設計情報に基づいて前記被検査体の表面部のレイアウト画像を表示する第4の過程と、

前記被検査体の表面構造に起因して発生する、前記レイアウト画像と前記二次元電子像との形状誤差を補正し、前記レイアウト画像の座標系と前記二次元電子像の座標系との対応関係を算出する第5の過程と、

前記対応関係に基づいて前記レイアウト画像上で指示する所望の検査箇所に対応する前記被検査体上の箇所を算出し、前記第1の過程から前記第3の過程を繰返して前記所望の箇所に対応する前記被検査体上の箇所の二次元電子像を出力する第6の過程と、を備える検査方法。

【請求項6】前記第5の過程は、前記設計情報に基づいて前記形状誤差を予め設定し、これに基づいて前記レイアウト画像を補正して補正レイアウト画像を作成する過程と、前記被検査体に前記電子ビームを照射して得られた二次元電子像と前記補正レイアウト画像とを対比する過程と、

二次元電子画像の形状と前記補正レイアウト画像の形状とが略一致する場合に、前記レイアウト画像上の所望の検査箇所に対応する、前記二次元電子像内の箇所の位置を算出する過程と、を含むことを特徴とする請求項5に記載の検査方法。

【請求項7】前記補正レイアウト画像を作成する過程は、前記レイアウト画像から前記被検査体の最上層における配線のパターンである第1のパターンの輪郭線を抽出する過程と、

前記所定の係数に基づく幅を有し前記第1のパターンの輪郭線から前記配線の外側方向へ拡大させた外側輪郭線と前記第1のパターンと同一形状の内側輪郭線とで囲まれる第2のパターンを形成する過程と、この第2のパターンから、相互に直交する領域を除き、隣合う領域同士で相互に重なる領域と相互に接する領域とを削除する過程と、を含むことを特徴とする請求項6に記載の検査方法。

【発明の詳細な説明】

【0001】

50

【発明の属する技術分野】本発明は電子ビームを用いた検査装置および検査方法に関し、特に、CAD上のレイアウト情報と実際のSEM画像との間におけるマッチング精度が高い検査装置および検査方法に関する。

【0002】

【従来の技術】従来、電子ビームテスタにおいては、被試験体である、例えば半導体デバイスの表面の観測ポイントを決定する際に、電子ビームテスタで得られるSEM(Scanning Electron Microscope)画像上で指定していくが、近年これをCAD(Computer Aided Design)のレイアウト画像上で指定する手法が行われるようになつた。これはCADによる設計情報に基づくレイアウトをCRT(Cathode Ray Tube)などの画面上に表示したレイアウト画像上で所望の検査点を指定し、指定した点が、実際のSEM画像上のどの点に相当するかを算出することにより、実際に測定する箇所を求めるようとするものである。この手法によれば、予めCAD上で観測すべき点を指定しておくことにより、実際の測定時に人間が指示を要することなく無人で測定を行えるという利点がある。

【0003】上記手法においては、観測箇所を抽出するために、レイアウト画像とSEM画像との間でマッチングを行うことになる。即ち、2つの画像を相互に対比してその形状がほぼ一致しているか否かを調べ、ほぼ一致していれば両者の座標系の対応関係を算出し、この対応関係に基づいてレイアウト画像上で指定した観測箇所が、SEM画像上のどの箇所に相当するかを算出する。

【0004】

【発明が解決しようとする課題】しかしながら、半導体デバイスのより一層の微細化に伴い、このマッチングが困難となってきている。例えば、半導体デバイスの表面部に形成された金属配線を電子ビームテスタで観測する場合、電子ビームテスタでは、直接配線を観測するのではなく、配線上に形成された保護膜の形状を観測している。即ち、CADデータ上で例えば幅1ミクロンの配線があったとしても、電子ビームテスタにより取得される二次元電子像上では1ミクロンの配線の上に被せられた保護膜の幅として認識されるため、1ミクロンを超える配線幅として観測されてしまう。さらに、バスラインのように複数の配線が平行に配置されているような場合は、配線と配線との間際に保護膜が埋め込まれてしまつたため、二次元電子像上ではこのような配線と配線の間隙は観測できず、バスライン全体の短手方向における端から端までの長さに相当する幅を有する幅広い配線のように観測されてしまう。つまり、画像マッチングを行うCADのレイアウト画像と、電子ビームテスタから得られる二次元電子像とでは、同じ場所の画像であったとしても両者の画像は大きく異なってしまうことになる。従つて、配線の幅が狭くなればなるほど正確な観測位置の抽出が必要になるにもかかわらず、前述したレイアウト画

像と電子ビームテスタから得られる二次元電子像とが異なる現象は、配線の幅と配線間隔が狭くなればなるほど顕著になり、その分マッチングによる誤差も大きくなってしまうという問題が生じていた。

【0005】本発明は上記事情に鑑みてなされたものであり、その目的は、CAD上のレイアウト画像と二次元電子像との間におけるマッチングを高い精度で処理することができる検査装置および検査方法を提供することにある。

【0006】

【課題を解決するための手段】本発明は、以下の手段により上記課題の解決を図る。

【0007】即ち、本発明にかかる検査装置は、電子ビームを発生させて被検査体に照射する電子ビーム照射手段と、この電子ビームの照射により上記被検査体の表面から発生する二次電子および反射電子を検出して画像信号を出力する二次電子検出手段と、上記画像信号を処理して上記被試験体の物理的・電気的状態を表す二次元電子像を出力する画像処理手段と、上記被検査体の設計情報に基づいて上記被検査体の表面部のレイアウト画像を表示する表示手段と、上記被試験体の表面構造に起因して発生する、上記レイアウト画像と上記二次元電子像との形状誤差を補正し、上記レイアウト画像の座標系と上記二次元電子像の座標系との対応関係を算出する画像照合手段と、この対応関係に基づいて上記レイアウト画像内の所望の検査箇所に対応する上記被検査体上の位置に上記電子ビームが照射されるように上記電子ビームの照射位置を制御する制御手段と、を備えることを特徴とする。

【0008】上記検査装置は、上記被検査体を上面に載置して水平面内で移動させるステージと、上記電子ビームを偏向させてその照射位置を制御する電子ビーム偏向手段と、をさらに備え、上記制御手段は、上記所望の検査箇所にほぼ対応する上記被検査体上の位置に上記電子ビームが照射されるように上記ステージを制御して上記二次元電子画像を取得し、上記対応関係に基づいて所望の検査箇所に対応する上記被検査体上の位置に上記電子ビームが照射されるように上記電子ビーム偏向手段を制御することが好ましい。

【0009】また、上記画像照合手段は、上記設計情報に基づいて上記形状誤差を予め設定し、これに基づいて上記レイアウト画像を補正して補正レイアウト画像を作成する画像補正手段と、上記被検査体に上記電子ビームを照射して得られた二次元電子画像と上記補正レイアウト画像とを対比する画像対比手段と、上記二次元電子像の形状と上記補正レイアウト画像の形状とが略一致する場合に、上記レイアウト画像上の所望の検査箇所に対応する、上記二次元電子像内の箇所の位置を算出する演算手段と、を含むことが望ましい。

【0010】さらに、上記画像照合手段は、上記形状誤

差を算出する演算手段と、を含むことが望ましい。

差を設定するための所定の係数を格納する記憶手段をさらに含み、上記レイアウト画像から上記被試験体の最上層における配線のパターンである第1のパターンの輪郭線を抽出し、上記所定の係数に基づく幅を有し上記第1のパターンの輪郭線から上記配線の外側方向へ拡大させた外側輪郭線と上記第1のパターンと同一形状の内側輪郭線とで囲まれる第2のパターンを形成し、この第2のパターンから、相互に直交する領域を除き、隣合う領域同士で相互に重なる領域と相互に接する領域とを削除することにより、上記補正レイアウト画像を作成するとより好適である。

【0011】また、本発明にかかる検査方法は、被検査体に電子ビームを照射する第1の過程と、この電子ビームの照射により上記被検査体の表面から発生する二次電子および反射電子を検出して画像信号を出力する第2の過程と、上記画像信号を処理して上記被試験体の物理的・電気的状態を表す二次元電子像を形成して表示する第3の過程と、上記被検査体の設計情報に基づいて上記被検査体の表面部のレイアウト画像を表示する第4の過程と、上記被試験体の表面構造に起因して発生する、上記レイアウト画像と上記二次元電子像との形状誤差を補正し、上記レイアウト画像の座標系と上記二次元電子像の座標系との対応関係を算出する第5の過程と、上記対応関係に基づいて上記レイアウト画像上で指示する所望の検査箇所に対応する上記被試験体上の箇所を算出し、上記第1の過程から上記第3の過程を繰り返して上記所望の箇所に対応する上記被試験体上の箇所の二次元電子像を出力する第6の過程と、を備えることを特徴とする。

【0012】上記第5の過程は、上記設計情報に基づいて上記形状誤差を予め設定し、これに基づいて上記レイアウト画像を補正して補正レイアウト画像を作成する過程と、上記被検査体に上記電子ビームを照射して得られた二次元電子像と上記補正レイアウト画像とを対比する過程と、二次元電子画像の形状と上記補正レイアウト画像の形状とが略一致する場合に、上記レイアウト画像上の所望の検査箇所に対応する、上記二次元電子像内の箇所の位置を算出する過程と、を含むことが好ましい。

【0013】さらに、上記補正レイアウト画像を作成する過程は、上記レイアウト画像から上記被試験体の最上層における配線のパターンである第1のパターンの輪郭線を抽出する過程と、上記所定の係数に基づく幅を有し上記第1のパターンの輪郭線から上記配線の外側方向へ拡大させた外側輪郭線と上記第1のパターンと同一形状の内側輪郭線とで囲まれる第2のパターンを形成する過程と、この第2のパターンから、相互に直交する領域を除き、隣合う領域同士で相互に重なる領域と相互に接する領域とを削除する過程と、を含むとより好適である。

【0014】

【発明の実施の形態】以下、本発明の実施の形態のいくつかについて図面を参照しながら説明する。なお、以下

の各図において、同一の部分は、同一の参照番号を付してその説明を適宜省略する。

【0015】まず、本発明にかかる検査装置の実施の一形態について図面を参照しながら説明する。

【0016】図1は、本実施形態の検査装置である電子ビームテスタの概略構成を示すブロック図である。同図に示す電子ビームテスタ20は、被検査体である半導体デバイス4を搭載してX-Y方向に移動させるステージ6と、このステージ6を制御するステージ制御部10

10と、電子ビーム2を発生させる電子銃1と、この電子ビーム2を偏向させて半導体デバイス4に照射させる偏向コイル3と、この偏向コイル3を制御する偏向コイル制御部8と、電子ビーム2の照射により半導体デバイス4から放出される二次電子、反射電子および後方散乱電子（以下、二次電子等という）5を検出して半導体デバイス4の表面部の物理的・電気的特性を表す画像信号を出力する二次電子検出器7と、この画像信号を受けて所望のデータ（例えば電圧波形、SEM画像等）に変換する信号処理部9と、CADによる設計データを格納するメモリ16と、この設計データを受けて半導体デバイス4のレイアウトを表示するCADレイアウト表示部14と、制御コンピュータ11とを備えている。信号処理部9は本実施形態における二次元電子像としてSEM画像を出力する。

【0017】制御コンピュータ11は、制御部17の他、本実施形態において特徴的な画像照合部19を含む。

【0018】画像照合部19は、CAD設計データを受けて所定の画像処理を経て後述する補正レイアウト画像を作成する画像補正部13と、この補正レイアウト画像と上述したSEM画像とのマッチングを行う画像対比手段であるマッチング部12と、メモリ15とを備えている。メモリ15は補正レイアウト画像を作成するための係数であるパラメータを格納する。

【0019】制御部17は、ステージ6の座標系とCADレイアウト表示部14の座標系との相関関係を管理しており、CADレイアウト表示部14の表示箇所を変更すればこの変更に応じてステージ6も移動できるように制御信号をステージ制御部10に供給する。

【0020】図1に示す電子ビームテスタの動作を本発明にかかる検査方法の実施の一形態として図2および図3のフローチャートを参照しながら説明する。

【0021】まず、図2に示すように、CADによる半導体デバイス4の設計データをメモリ16から引出してこれに基づく概略レイアウトをCADレイアウト表示部14により表示させ、所望の観測箇所をマウス等のボイントティングデバイス（図示せず）を用いて画像上で指定すると（ステップS1）、制御部17がCADの設計データに基づいて指定された観測箇所を含むレイアウト画像をCADレイアウト表示部14に表示させる（ステップS2）。

ブS2)。CADレイアウト表示部14に表示されたレイアウト画像の一例を図4に示す。同図は被試験体である半導体デバイス4の表面部に形成すべき配線パターンを示すレイアウト画像であり、垂直方向に列をなすように配置された白地の領域が最上層の配線パターンであり、また、水平方向に行をなすように配置された斜線で示す領域が下層配線のパターンである。

【0022】ステップS2の処理に並行して、制御コンピュータ11は、半導体デバイス4上の領域のうち、CADレイアウト表示部14に表示されたレイアウト画像にはほぼ対応する箇所が観測できるように、ステージ制御部10に制御信号を供給してステージ6を移動させ(ステップS3)、移動後の箇所で、SEM画像を取得し、画像照合部19の画像マッチング部12に転送する(ステップS4)。

【0023】この一方、画像照合部19は、ステップS1およびS2によりCADレイアウト表示部14に表示されたレイアウト画像に対して以下のとおり処理する。

【0024】まず、制御部17から供給された設計データに基づいて、レイアウト画像のうち最上層の配線(第1のパターン)のみを塗りつぶした画像に変換し、これを画像補正部13に転送する。図4に示すレイアウト画像についてこの変換処理を行い画像補正部13に転送した画像の例を図5に示す。なお、同図においては図面作成の便宜上塗りつぶし領域を梨地で示す。

【0025】次に、この画像を用いて、配線の内側である配線内領域と配線の外側である配線外領域とを判定する(ステップS5)。この判定は、画像上の塗りつぶし領域がどうかで簡単に行うことができる。

【0026】次に、上述の塗りつぶし処理をした画像から輪郭線を抽出する(ステップS6)。輪郭線の抽出は、塗りつぶし処理後の画像を微分処理することにより簡単に行うことができる。図5に示す画像から輪郭線を抽出した例を図6に示す。

【0027】次に、輪郭線を抽出した画像について、輪郭線を配線外領域に所定量だけ太らせる(ステップS7)。より具体的には、メモリ15に記憶されたパラメータを引出し、輪郭線をステップS5で判定された配線外領域の方向に上記パラメータに基づく倍率で拡大させ、上記パラメータに基づく所定の幅を有し、この拡大された輪郭線が外側輪郭線をなし、元の輪郭線が内側輪郭線をなすパターン(第2のパターン)を形成する。この処理を図6に示す画像に対して行った画像例を図7に示す。なお、パラメータの値は、主として、検査対象の半導体デバイスの表面に形成された保護膜の膜厚に応じて設定される。

【0028】次に、第2のパターンについて、太らせた領域が隣接する外側輪郭線と接触していないか、または重なっていないかどうか調べる(ステップS8)。接触する部分または重なる部分がない場合はステップS10

の画像マッチングのステップへ進む。接触する部分または重なる部分があれば、これを消去していく。図7の画像例においては2重斜線で示す部分がこれに該当する。但し、相互に直交する部分は、消去せずに残しておく(ステップS9)。この処理を行った後の画像が補正レイアウト画像に該当する。図4に示すレイアウト画像の補正レイアウト画像を図8に示す。画像補正部13はこの補正レイアウト画像を画像マッチング部12に転送する。

【0029】画像マッチング部12は、ステップS4で得られたSEM画像およびステップS9で得られた補正レイアウト画像に基づいて画像マッチングを行なう。より具体的には、まず、2つの画像を相互に対比してその形状がほぼ一致しているか否かを調べ(ステップS10)、一致している場合は、両者の座標系の対応関係を算出する(図3、ステップS12)。一致していない場合は、その旨の警告信号を出し(ステップS11)、ステップS1に戻り他の測定箇所を指定する。

【0030】次に、図3に示すように、画像マッチング部12は、ステップS10で算出した対応関係に基づいてレイアウト画像上で指定した観測箇所が、SEM画像上のどの箇所に相当するかを算出する(ステップS13)。

【0031】この算出結果を受けて、制御コンピュータ11は、偏向コイル制御部8を介して偏向コイル3を操作し、算出結果に対応する半導体デバイス4上の箇所に電子ビーム2を移動させて照射し(ステップS14)、その箇所から放出される二次電子等を検出し、所定の波形データを求める(ステップS15)。

【0032】さらに、他に測定する箇所があれば(ステップS16)、ステップS1に戻って上述の操作を繰り返し、他に測定する箇所が無ければ(ステップS16)、電子ビームテスト20の動作を終了させる。

【0033】このように、本実施形態の検査方法によれば、CADの設計データに基づいてレイアウト画像を二次元電子像に近似するように補正するので、画像マッチングに伴って生じる誤差を極めて小さくすることができる。これにより、より微細なパターン形成された半導体デバイスに対しても、CADのレイアウト画像を予め指定するだけで観測箇所を精密に算出するので、優れた効率で高精度の自動検査を行うことができる。

【0034】以上、本発明の実施の形態について説明したが、本発明は、上記形態に限るものでなく、その趣旨を逸脱しない範囲で種々変形して実施することができる。例えば、上記実施形態では、CADによる設計データをメモリに格納してオフラインにて利用する形態について述べたが、これに限ることなく、CADと本発明にかかる検査装置とを所定のインタフェイスを介して接続し、オンラインで設計データを引出して利用する形態でも良い。

(00351)

【発明の効果】以上詳述したとおり、本発明は、以下の効果を奏する。

【0036】即ち、本発明にかかる検査装置によれば、レイアウト画像と二次元電子像との形状誤差を補正し、レイアウト画像の座標系と二次元電子像の座標系との対応関係を算出する画像照合手段を備えているので、画像マッチングに用いるレイアウト画像をより実際のSEM画像に近づけることができ、マッチングによる誤差をより少なくすることができる。これにより、より微細なデバイスに対しても観測箇所をSEM像から高い精度で抽出し、測定を行うことできる検査装置が提供される。

【0037】また、本発明にかかる検査方法によれば、レイアウト画像と二次元電子像との形状誤差を補正し、レイアウト画像の座標系と二次元電子像の座標系との対応関係を算出する第5の過程を備えているので、画像マッチングに用いるレイアウト画像をより実際のSEM画像に近づけることができ、マッチングによる誤差をより少なくすることができる。これにより、より微細なデバイスに対しても観測箇所をSEM像から高い精度で抽出し、測定を行うことできる検査方法が提供される。

【図面の簡単な説明】

【図1】本発明にかかる検査装置の実施の一形態の概略構成を示すブロック図である。

【図2】本発明にかかる検査方法の実施の一形態を説明するフローチャートである。

【図3】本発明にかかる検査方法の実施の一形態を説明するフローチャートである。

【図4】本発明にかかる検査方法の実施の一形態を説明*

10

*するレイアウト画像の一例である。

【図5】本発明にかかる検査方法の実施の一形態を説明する画像例である。

【図6】本発明にかかる検査方法の実施の一形態を説明する画像例である。

【図7】本発明にかかる検査方法の実施の一形態を説明する画像例である。

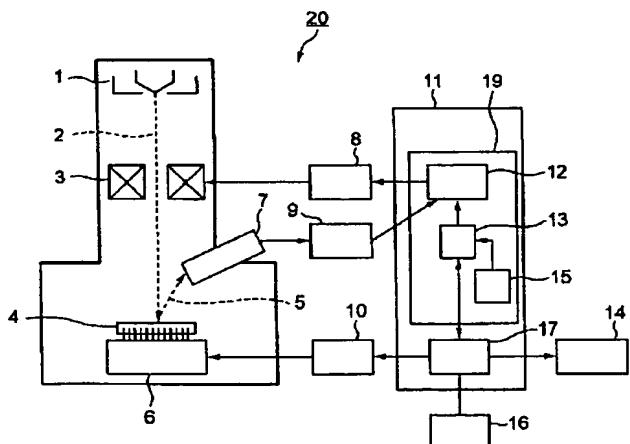
【図8】本発明にかかる検査方法の実施の一形態を説明する画像例である。

10 【符号の説明】

- 1 電子銃
- 2 電子ビーム
- 3 偏向コイル
- 4 半導体デバイス（被試験体）
- 5 二次電子等
- 6 ステージ
- 7 二次電子検出器
- 8 偏向コイル制御部
- 9 信号処理部

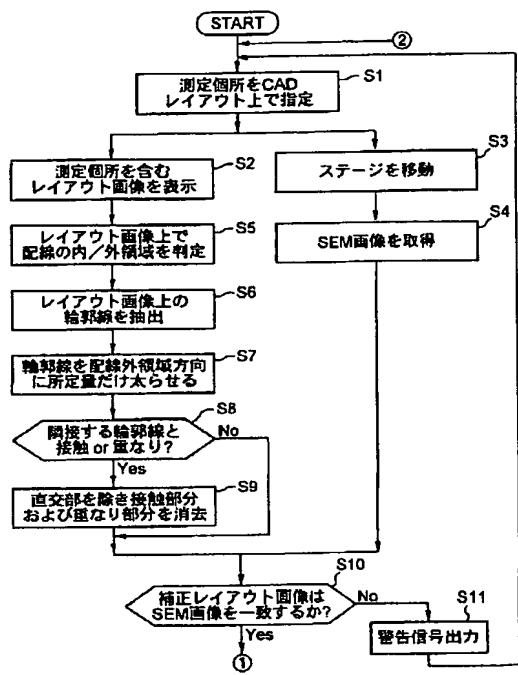
- 20 10 ステージ制御部
- 11 制御コンピュータ
- 12 画像マッチング部
- 13 画像補正部
- 14 CADレイアウト表示部
- 15, 16 メモリ
- 17 制御部
- 18 画像照合部
- 20 電子ビームテスタ

[图1]

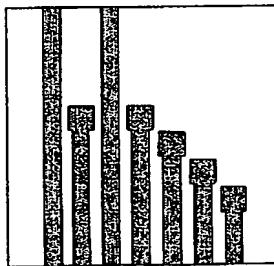


[图4]

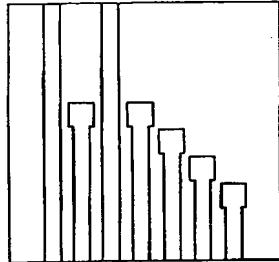
【図2】



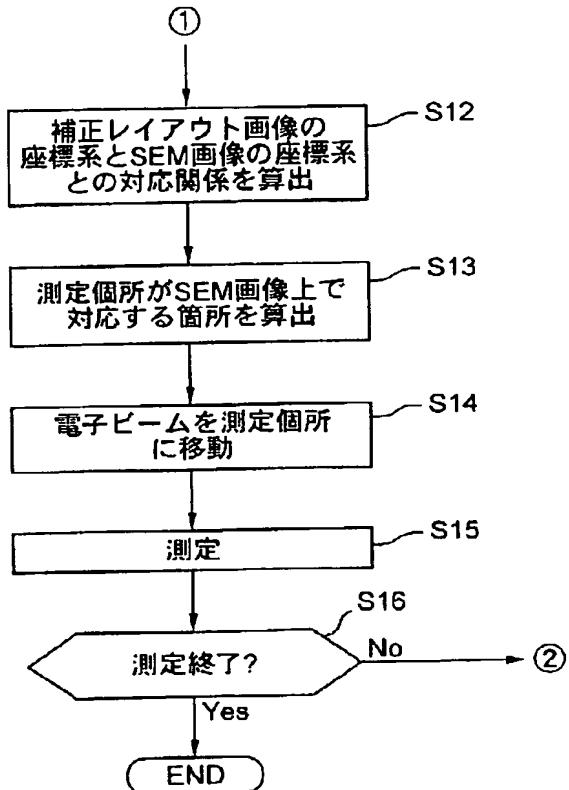
【図5】



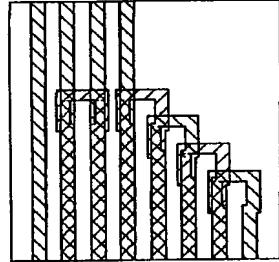
【図6】



【図3】



【図7】



【図8】

